

(Item 24 from file: 350)  
 File 350: Derwent WPIX  
 Thomson Derwent. All rts. reserv.

645

Acc No: 1980-72668C/198041  
 Semiconductor mfr. with improved **insulating film** - by  
 depositing **silicon dioxide** film on **silicon** substrate,  
 then heating surface in gas plasma atmos. contg. nitrogen  
 Patent Assignee: FUJITSU LTD (FUJIT )  
 Number of Countries: 001 Number of Patents: 001  
 Patent Family:  
 Patent No Kind Date Applicat No Kind Date Week  
 JP 55113335 A 19800901 198041 B

Priority Applications (No Type Date): JP 7920331 A 19790223

Abstract (Basic): JP 55113335 A

A semiconductor device is made by depositing a **silicon dioxide** film on a **silicon** substrate, and then heat treating the surface of the **silicon dioxide** film in a gas plasma atmosphere contg. nitrogen to substitute nitrogen for oxygen as a constituent of the **silicon dioxide** film at least in one part of the film.

A dense and stable **insulating film** having improved impurity contamination preventing property is thus formed on the surface of a semiconductor substrate. A **SiO<sub>2</sub>** film has been used as a **passivatin film** on a silicon device, however, the surface of the **SiO<sub>2</sub>** film is often contaminated with impurities. Such a disadvantage is eliminated by forming the oxynitride film at least on the surface of the **silicon dioxide** film. The **silicon oxynitride** film made from the **silicon dioxide** film by heat **treatment** in N<sub>2</sub> has dense and defect-free structure. The film is pref. used in an MOS IC.

## ⑫ 公開特許公報 (A)

昭55—113335

⑪ Int. Cl.<sup>3</sup>H 01 L 21/314  
29/78

識別記号

庁内整理番号

7739—5F  
6603—5F

⑬ 公開 昭和55年(1980)9月1日

発明の数 1  
審査請求 有

(全 4 頁)

## ⑭ 半導体装置の製造方法

⑯ 特 願 昭54—20331

⑰ 出 願 昭54(1979)2月23日

⑱ 発 明 者 野崎尊夫

川崎市中原区上小田中1015番地  
富士通株式会社内

⑲ 発 明 者 伊藤隆司

川崎市中原区上小田中1015番地  
富士通株式会社内

⑳ 発 明 者 荒川秀貴

川崎市中原区上小田中1015番地  
富士通株式会社内

㉑ 発 明 者 井上信市

川崎市中原区上小田中1015番地  
富士通株式会社内

㉒ 出 願 人 富士通株式会社

川崎市中原区上小田中1015番地

㉓ 代 理 人 弁理士 松岡宏四郎

## 明 細 書

## 1. 発明の名称

半導体装置の製造方法

## 2. 特許請求の範囲

シリコン基板表面に、二酸化シリコン膜を被着する工程と、該二酸化シリコン膜表面を窒素を含むガスプラズマ雰囲気中で加熱処理し、該二酸化シリコン膜の少なくとも一部において該二酸化シリコン構成原子の酸素を窒素で置換する工程が含まれてなることを特徴とする半導体装置の製造方法。

## 3. 発明の詳細な説明

本発明は、半導体装置、特に不純物汚染の阻止能に優れた構造緻密で安定な絶縁膜を有する半導体装置の製造方法に関する。

半導体装置においては、高速性、低消費電力、小型等の特性と同時に長期間の使用に対する信頼性や安定性の高いことが重要である。シリコン(Si)を基板に用いている半導体装置では、信頼性を損う原因は主にその表面における汚染であ

ることが既に明かにされている。このため素子表面を絶縁膜で覆って不活性化することが広く行われている。この絶縁膜に用いられている材料は二酸化シリコン(SiO<sub>2</sub>)が殆どであるが、SiO<sub>2</sub>のみでは外部からの汚染に対して弱いことが知られており、アルミナ(Al<sub>2</sub>O<sub>3</sub>)、窒化シリコン(Si<sub>3</sub>N<sub>4</sub>)等の膜を重ねた構造や、それらの材料の混合物を被覆すること、或いは SiO<sub>2</sub> 膜の表面を燐ガラス化、窒素ガラス化、若しくは鉛ガラス化することが試みられている。特に SiO<sub>2</sub> 膜の燐ガラス化は簡単に有効な方法であるため、半導体素子の表面を不活性化にする(パッシベーション)手法として最も広く実用化されている。

しかしながら燐ガラス化した表面は吸湿性に富むこと、又燐ガラス化した膜に高電界を印加すると分極等により半導体表面電位が変動する等の新たな不安定性を生ずる。さらに前記の絶縁膜と SiO<sub>2</sub> との組合せを採る構造においては、それらの境界領域において 欠陥が発生し、それが電荷の捕獲中心として働くことにより、新たな不安

定性を生ずることが知られている。この問題は特に、 $10^6$  V/cm といった高電界が印加される M I 8 型半導体装置のゲート絶縁膜においては深刻であり、ゲート閾値電圧  $V_{th}$  のばらつきや、動作時における変動を引起すことになる。

一方、 $SiO_2$  に代えて、CVD 法等により緻密な絶縁物をシリコン基体表面に直接被着した場合に、は不可避免的に界面汚染を生ずることになることから熱酸化によりシリコン基体を直接変換して生成し得る  $SiO_2$  膜はこの界面汚染防止の点ではとりわけ優れた有用な膜であることは周知の通りである。

本発明は上述の点に鑑み、従来とは全く異なる構造緻密で界面汚染、分極或いは拖離中心となる構造欠陥等の問題を一掃し得る新規な絶縁膜を有する半導体装置を提供するもので、特に表面安定化膜或いはゲート絶縁膜として極めて有用な新規の絶縁膜及びその製造方法を提供することを目的としている。

本発明による半導体装置は、シリコン基体表面

- 3 -

このシリコンオキシナイトライドの生成はシリコン基板上に被着形成された二酸化シリコン膜表面に対し、酸素ガス又はアンモニアガス又は酸素と水素との混合ガス又は酸素と塩化水素との混合ガス等、酸素を含むガスプラズマ中での加熱処理を施すことにより達成されるものである。

本発明者等は先に、シリコン基板上の二酸化シリコン膜の少なくとも一部において該二酸化シリコン構成原子の酸素原子を酸素原子で置換する方法として、アンモニアガス又はヒドラジンガス雰囲気中で、二酸化シリコン膜が被着形成されたシリコン基板を  $900 \sim 1300^\circ\text{C}$  に加熱する方法を用いていたが本発明では、アンモニアガス、ヒドラジンガス以外にも酸素ガス、又は酸素ガスと水素ガスとの混合ガス、又は酸素ガスと塩化水素ガスとの混合ガス、或いは酸素ガスと塩化水素ガスとの混合ガス等、酸素を含むガスプラズマを用いて、比較的低温で短時間に酸素原子を酸素原子で置換することができるものである。

このようにして生成された絶縁膜は、不純 汚染

特開 昭55-113335(2)

に、酸素ガスプラズマ中での加熱処理により二酸化シリコン膜の少なくとも一部において該二酸化シリコン構成原子の酸素を酸素で置換して成る絶縁膜を有することを特徴とするものであり、以下これを詳述する。

本発明の重要な点は、絶縁膜として  $SiO_2$  の構成原子である酸素の少なくとも一部を酸素に置き換えた新しい絶縁材料を用いる所にある。即ち本発明で用いるゲート絶縁膜は  $SiO_2$  の一部がシリコン窒化物に変換された所謂シリコンオキシナイトライドになっているものである。シリコンオキシナイトライド自体は公知のものであるが、これは従来 CVD 法により生成しているもので、 $Si$  基体表面に直接付着すれば界面汚染が避けられないことは勿論、熱酸化  $SiO_2$  膜上に積層した場合でもその界面には多くの構造欠陥を生じ勝ちで、特性変動を抑制するには不十分なものである。これに対し本発明ではかかる欠点のない熱酸化シリコン膜に対してその表面を含む少なくとも一部をシリコンオキシナイトライドに変換するものであり

- 4 -

の影響を受け難く、高電界の印加状態においてもイオンの移動やキャリアの注入に対する捕獲現象が極めて少ないことが実験的に明らかにされた。

次にこれを具体例によって説明する。

比抵抗  $4 \sim 5 \Omega \cdot \text{cm}$  の P 型シリコン基板を  $50^\circ\text{C}$  の水中をバブルさせたアルゴンガスを流した雰囲気中で  $1000^\circ\text{C}$  に 35 分間加熱し、表面に約  $500 \text{ \AA}$  の熱酸化  $SiO_2$  膜を生成した。この基板をプラズマ発生装置内に設置し、酸素ガス雰囲気とした後圧力  $10^{-1} \text{ Torr}$ 、周波数  $400 \text{ KHz}$ 、印加電圧  $6 \text{ KV}$  の高周波放電により酸素ガスをプラズマ励起し、該酸素ガスプラズマ雰囲気において  $1030^\circ\text{C}$  に加熱して前記基板表面を処理した所時間の増加に伴って膜表面の屈折率は急激に増加し、約 5 時間の処理では屈折率増加は飽和して、1.55 程度になった。

このとき、全体の膜厚は、約  $200 \text{ \AA}$  の増加がみられた。

この基板表面の絶縁膜に対してスパッタリングを施して表面から徐々に除去しながらオーゾ分

- 5 -

- 6 -

析により組成を分析し、窒素及び酸素の各原子の分布を測定した結果を第1図に示す。第1図において横軸にはスパッタ時間、縦軸にはオーグメント値を採っており、曲線1は窒素のピーク値、曲線2は酸素のピーク値を示す。この図から明らかな通り、基板表面の絶縁膜は前記窒素プラズマを加熱された基板表面に照射することにより表面からシリコンオキシナイトライドに変換されている。

この膜は表面においてエッチング速度が著しく低く、窒素ガスプラズマ照射時間が長い程その耐エッチング時間も長くなることが確められた。

以上の効果は、従来の抵抗加熱炉による熱処理法を用いた場合、窒素ガス雰囲気中では熱酸化 $\text{SiO}_2$ 膜に対する熱処理を行なっても認められないことから、前記窒素ガスプラズマ雰囲気中で前記シリコン基板を加熱処理することにより、発生期の窒素原子がシリコンオキシナイトライドの生成に寄与しているものと考えられる。

従って窒素に代えてより活性なアンモニアガスあ

-7-

表面がシリコンオキシナイトライド層15に変化される。次に第2図(d)の如く、基板上に多結晶 $\text{Si}$ 層16を約 $3000\text{\AA}$ の厚さにCVD法で被着し、ゲート電極形状にパターニングした後、これをマスクとして能動領域における絶縁膜14、15が除去されて $\text{Si}$ 基体表面が露出するに十分だけエッチングを行う。この工程によりソース、ドレイン拡散層17、18が形成される。次に第2図(e)の如く、5%の磷を含む磷ガラス(P8G)膜19を約 $3000\text{\AA}$ の厚さにCVD法により被着した後、 $1000^\circ\text{C}$ 、30分間、 $\text{N}_2$ 中で加熱することにより、P8G膜19からの磷拡散を行って、ソース、ドレインの $n^+$ 領域20、21を形成する。続いて第2図(f)の如く、P8G膜19へ電極コンタクト窓22、23を開けた後、 $\text{Al}$ を蒸着し、パターニングしてソース、ドレイン電極24、25を形成する。

以上の工程により製造されたMIS、FETはゲート絶縁膜として表面がシリコンオキシナイトライド化された絶縁膜を有し、これが前述の優れた

-9-

るいは窒素ガスと水素ガスとの混合ガスあるいは窒素ガスと塩化水素ガスとの混合ガスあるいは窒素ガスと塩素ガスとの混合ガス雰囲気中での高周波放電によるプラズマ雰囲気において基板を加熱する処理によっても本発明による絶縁膜の生成は達成されるものである。

以下本発明をMIS型トランジスタのゲート絶縁膜の形成に適用した実施例につき説明する。第2図(a)~(f)は本実施例の製造工程を示す基板断面図である。第2図(a)において、11は $1\Omega\cdot\text{cm}$ の比抵抗を持つポンドープ $p$ 型 $\text{Si}$ 基板であり、その表面には熱酸化によるフィールド $\text{SiO}_2$ 膜12が能動領域13を除いて形成されている。この基板に対して熱酸化処理を施して、能動領域13に露出するシリコン基体表面に厚さ $500\text{\AA}$ の $\text{SiO}_2$ 膜14を形成する(第2図(b))。次に本発明に従って基板を $1030^\circ\text{C}$ に加熱し、アンモニアガスプラズマ処理を約60分間行なう。

これにより第2図(c)の如く、ゲート絶縁膜用の $\text{SiO}_2$ 膜14表面及びフィールド $\text{SiO}_2$ 膜12の

-8-

た特性を備えているため、長時間の動作において極めて安定であり、 $V_{th}$ の変動も従来構造に比べて遙かに少ない。又、 $g_m$ の低下や $N_{ss}$ の増加等の問題は全く発生しないので、高性能MIS、FETとして特に大規模集積回路の構成素子として適する。

上記実施例に示したシリコンオキシナイトライド層15と同等のシリコンオキシナイトライド層を従来のアンモニア又はヒドラジンガス雰囲気中で抵抗加熱処理する方法により生成する場合、例えばアンモニアガス雰囲気中では $1200^\circ\text{C}$ で約60分間加熱する必要がある。

尚、上記実施例ではフィールド $\text{SiO}_2$ 膜表面にはシリコンオキシナイトライド化された層は最終的には除去されているが、これを残すか又は新たに形成して完成したMIS、FETにおいて配置しておけば、装置の表面安定化にさらに卓効を有するものである。

次に本発明による他の実施例として、半導体装置の表面保護膜あるいは安定化膜を形成する場合

-10-

を示す。

半導体装置の電極や配線が形成された表面に気相成長法、スパッタ法、真空蒸着法により、厚さ500ÅのSiO<sub>2</sub>被膜を形成し、次いで、周波数400KHz、印加電圧4KVの高周波放電により、圧力0.1 Torrの酸素ガス10対水素1の混合ガスをプラズマ化した雰囲気中で前記SiO<sub>2</sub>被膜が形成された半導体基板を850℃の温度で約30分間加熱することにより前記SiO<sub>2</sub>膜表面から厚さ約30Åがシリコンオキシナイトライド層に交換された。このようなシリコンオキシナイトライド層が形成された半導体装置は安定であり、高温長時間の使用に対しても特性の変動が従来より少ないことが確認された。

すなわち本発明によれば、800～1300℃の温度範囲で加熱処理を行なうのが、熱酸化膜中の酸素原子と酸素原子との置換が効率よく行なわれることから望ましい。

従って、本発明によれば比較的低温で短時間にオキシナイトライド層を生成することができる

利点がある。

さらに本発明は上記実施例に限定されることなく、様々な半導体装置の絶縁膜の生成に適用して前述の諸効果を期待し得るものであることは言うまでもない。

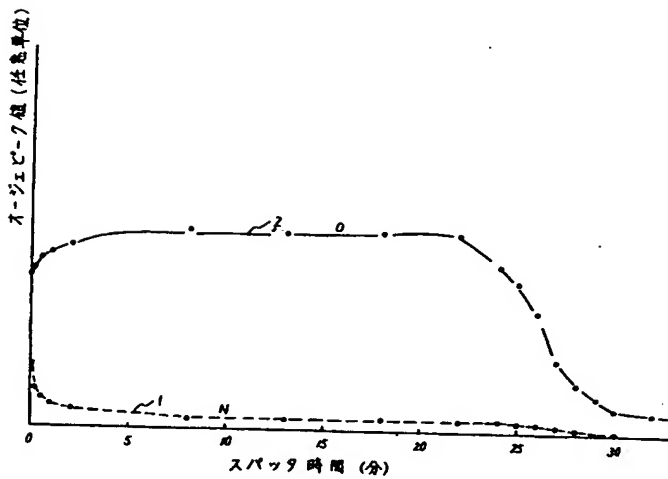
#### 4. 図面の簡単な説明

第1図は本発明による絶縁膜の組成分布を示す図、第2図(a)～(f)は本発明実施例の製造工程を順次示す基板断面図である。

- 11 ..... シリコン基板
- 12, 14 ..... SiO<sub>2</sub>膜
- 15 ..... シリコンオキシナイトライド層
- 16 ..... ゲート電極
- 24, 25 ..... ソース、ドレイン電極

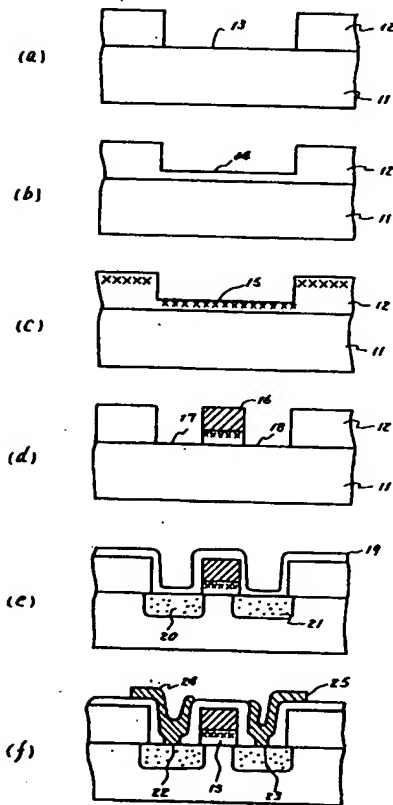
代理人 弁理士 松岡 宏四郎

- 11 -



第1図

- 12 -



第2図